

10 引脚 DFN 封装的 16/14/12 位轨至轨 DAC

特 点

- 尺寸最小的的引脚兼容型单通道 DAC :
LTC2601 : 16 位
LTC2611 : 14 位
LTC2621 : 12 位
- 在整个工作温度范围内保证单调特性
- 2.5V 至 5.5V 的宽电源电压范围
- 低功耗操作 : 300 μ A/3V
- 消耗电流最低可至 1 μ A (最大值)
- 高轨至轨输出驱动电流 (± 15 mA, 最小值)
- 双缓冲数据锁存器
- 异步 DAC 更新引脚
- LTC2601-1/LTC2611-1/LTC2621-1 : 上电复位至中间标度
- 纤巧型 (3mm $\times$ 3mm) 10 引脚 DFN 封装

应 用

- 移动通信
- 过程控制和工业自动化
- 仪表
- 自动测试设备

描 述

LTC[®]2601/LTC2611/LTC2621 是采用 10 引脚 DFN 封装的单通道 16、14 和 12 位、2.5V 至 5.5V 的轨至轨电压输出 DAC。它们内置高性能输出缓冲器，并保证具有单调特性。

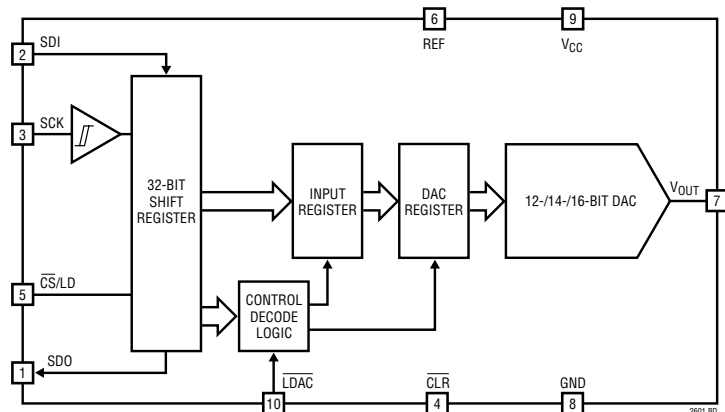
这些器件建立了 16 位和 14 位 DAC 的新型电路板密度标准，以及单电源输入、电压输出 DAC 的输出驱动和负载调节的性能标准。

这些器件采用了一个简单的 SPI/MICROWIRE 兼容型三线式串行接口，该接口可在高达 50MHz 的时钟频率条件下工作。它们具有菊链操作能力、硬件 $\overline{\text{CLR}}$ 和异步 DAC 更新 ($\overline{\text{LDAC}}$) 引脚。

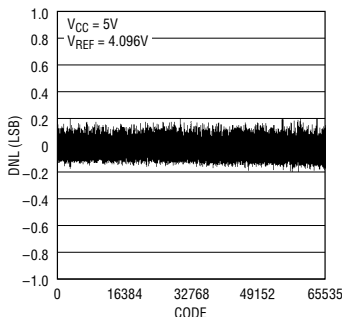
LTC2601/LTC2611/LTC2621 采用了一个上电复位电路。在上电期间，电压输出不高于零标度的 10mV，直到出现一个有效的写和更新操作为止。该上电复位电路把 LTC2601/LTC2611/LTC2621 复位至中间标度。电压输出维持在中间标度上，直到出现一个有效的写和更新操作为止。

Δ 、LTC 和 LT 是凌力尔特公司的注册商标。所有其他商标均为其各自拥有者的产权。受包括第 5396245 号美国专利的保护。

方 框 图



差分非线性 (LTC2601)



2601 G02

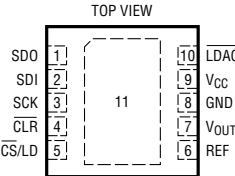
26011a

LTC2601/LTC2611/LTC2621

绝对最大额定值 (注1)

任何引脚至 GND	-0.3V 至 6V	工作温度范围：
任何引脚至 V _{CC}	-6V 至 0.3V	LTC2601C/LTC261C/LTC2621C
最大结温	125°C	LTC2601C-1/LTC2611C-1/LTC2621C-1...0°C 至 70°C
贮存温度范围	-65°C 至 150°C	LTC2601I/LTC2611I/LTC2621I
引脚温度 (焊接时间 10 秒)	300°C	LTC2601I-1/LTC2611I-1/LTC2621I-1....-40°C 至 85°C

封装/订购信息

 TOP VIEW DD PACKAGE 10-LEAD (3mm x 3mm) PLASTIC DFN T_{JMAX} = 125°C, θ_{JA} = 43°C/W EXPOSED PAD (PIN 11) IS GND MUST BE SOLDERED TO PCB	产品型号	DD 器件标记
	LTC2601CDD LTC2601IDD LTC2611CDD LTC2611IDD LTC2621CDD LTC2621IDD LTC2601CDD-1 LTC2601IDD-1 LTC2611CDD-1 LTC2611IDD-1 LTC2621CDD-1 LTC2621IDD-1	LAGT LAGT LBFQ LBFQ LBFS LBFS LBZH LBZH LBZJ LBZJ LBZK LBZK
订购选项 卷带：加 #TR 无铅型：加 #PBF 无铅型卷带：加 #TRPBF 无铅型器件标记： http://www.linear.com/leadfree/		

对于规定工作温度范围更宽的器件，请咨询凌力尔特公司。

电特性 凡标注 ● 表示该指标适合整个工作温度范围，否则仅指 T_A = 25°C。REF = 4.096V (V_{CC} = 5V)，REF = 2.048V (V_{CC} = 2.5V)，V_{OUT} 无负载，除非特别注明。

符号	参数	条件	LTC2621/LTC2621-1 最小值 典型值 最大值	LTC2611/LTC2611-1 最小值 典型值 最大值	LTC2601/LTC2601-1 最小值 典型值 最大值	单位
DC 特性						
	分辨率		● 12	14	16	位
	单调性	(注 2)	● 12	14	16	位
DNL	差分非线性	(注 2)	● ±0.5	±1	±1	LSB
INL	积分非线性	(注 2)	● ±0.8 ±4	±3 ±16	±13 ±64	LSB
	负载调节	V _{REF} = V _{CC} = 5V，中间标度 I _{OUT} = 0mA 至 15mA 供电电流 I _{OUT} = 0mA 至 15mA 吸收电流	● 0.03 0.125 ● 0.04 0.125	0.10 0.5 0.15 0.5	0.45 2 0.60 2	LSB/mA LSB/mA
		V _{REF} = V _{CC} = 2.5V，中间标度 I _{OUT} = 0mA 至 7.5mA 供电电流 I _{OUT} = 0mA 至 7.5mA 吸收电流	● 0.06 0.25 ● 0.08 0.25	0.2 1 0.3 1	0.9 4 1.2 4	LSB/mA LSB/mA
ZSE	零标度误差	代码 = 0	● 1 9	1 9	1 9	mV
V _{OS}	偏移误差	(注 5)	● ±1.5 ±9	±1.5 ±9	±1.5 ±9	mV
	V _{OS} 温度系数		±5	±5	±5	μV/°C

电特性 凡标注 ● 表示该指标适合整个工作温度范围，否则仅指 $T_A = 25^\circ\text{C}$ 。REF = 4.096V ($V_{CC} = 5\text{V}$)，REF = 2.048V ($V_{CC} = 2.5\text{V}$)， V_{OUT} 无负载，除非特别注明。

符号	参数	条件		LTC2621/LTC2621-1 最小值 典型值 最大值	LTC2611/LTC2611-1 最小值 典型值 最大值	LTC2601/LTC2601-1 最小值 典型值 最大值	单位
GE	增益误差		●	± 0.03 ± 0.7	± 0.1 ± 0.7	± 0.05 ± 0.7	%FSR
	增益温度系数			± 2	± 2	± 2	ppm/ $^\circ\text{C}$

凡标注 ● 表示该指标适合整个工作温度范围，否则仅指 $T_A = 25^\circ\text{C}$ 。REF = 4.096V ($V_{CC} = 5\text{V}$)，REF = 2.048V ($V_{CC} = 2.5\text{V}$)， V_{OUT} 无负载，除非特别注明。(注 8)

符号	参数	条件		最小值	典型值	最大值	单位
PSR	电源抑制	$V_{CC} = 5\text{V} \pm 10\%$ $V_{CC} = 3\text{V} \pm 10\%$	●		-80	-80	dB
R_{OUT}	DC 输出阻抗	$V_{REF} = V_{CC} = 5\text{V}$ ，中间标度； $-15\text{mA} \leq I_{OUT} \leq 15\text{mA}$ $V_{CC} = 2.5\text{V}$ ，中间标度； $-7.5\text{mA} \leq I_{OUT} \leq 7.5\text{mA}$	● ●		0.04 0.05	0.15 0.15	Ω Ω
I_{SC}	短路输出电流	$V_{CC} = 5.5\text{V}$ ， $V_{REF} = 5.5\text{V}$ 代码：零标度；强制输出至 V_{CC}	●	15	35	60	mA
		代码：全标度；强制输出至 GND	●	15	39	60	mA
		$V_{CC} = 2.5\text{V}$ ， $V_{REF} = 2.5\text{V}$ 代码：零标度；强制输出至 V_{CC}	●	7.5	20	50	mA
		代码：全标度；强制输出至 GND	●	7.5	27	50	mA

基准输入

	输入电压范围		●	0		V_{CC}	V
	电阻	标准模式	●	88	124	160	k Ω
	电容				15		pF
I_{REF}	基准电流，断电模式	DAC 被断电	●		0.001	1	μA

电源

V_{CC}	正电源电压	对于规定的性能	●	2.5		5.5	V
I_{CC}	电源电流	$V_{CC} = 5\text{V}$ (注 3)	●		0.375	0.55	mA
		$V_{CC} = 3\text{V}$ (注 3)	●		0.30	0.45	mA
		DAC 被断电 (注 3) $V_{CC} = 5\text{V}$	●		0.40	1	μA
		DAC 被断电 (注 3) $V_{CC} = 3\text{V}$	●		0.10	1	μA

数字 I/O

V_{IH}	数字输入高电压	$V_{CC} = 2.5\text{V}$ 至 5.5V	●	2.4			V
		$V_{CC} = 2.5\text{V}$ 至 3.6V	●	2.0			V
V_{IL}	数字输入低电压	$V_{CC} = 4.5\text{V}$ 至 5.5V	●			0.8	V
		$V_{CC} = 2.5\text{V}$ 至 5.5V	●			0.6	V
V_{OH}	数字输出高电压	负载电流 = $-100\mu\text{A}$	●	$V_{CC} - 0.4$			V
V_{OL}	数字输出低电压	负载电流 = $+100\mu\text{A}$	●			0.4	V
I_{LK}	数字输入漏电流	$V_{IN} = \text{GND}$ 至 V_{CC}	●			± 1	μA
C_{IN}	数字输入电容	(注 4)	●			8	pF

LTC2601/LTC2611/LTC2621

电特性 凡标注●表示该指标适合整个工作温度范围，否则仅指 T_A = 25℃。REF = 4.096V (V_{CC} = 5V)，REF = 2.048V (V_{CC} = 2.5V)，V_{OUT} 无负载，除非特别注明。

符号	参数	条件	LTC2621/LTC2621-1 最小值 典型值 最大值	LTC2611/LTC2611-1 最小值 典型值 最大值	LTC2601/LTC2601-1 最小值 典型值 最大值	单位
AC 特性						
t _S	稳定时间 (注 6)	±0.024% (±1LSB/12 位)	7	7	7	μS
		±0.006% (±1LSB/14 位)		9	9	μS
		±0.0015% (±1LSB/16 位)			10	μS
	1LSB 阶跃时的 稳定时间 (注 7)	±0.024% (±1LSB/12 位)	2.7	2.7	2.7	μS
		±0.006% (±1LSB/14 位)		4.8	4.8	μS
		±0.0015% (±1LSB/16 位)			5.2	μS
	电压输出转换速率		0.80	0.80	0.80	V/μS
	容性负载驱动		1000	1000	1000	pF
	干扰脉冲	在中间标度转换条件下	12	12	12	nV•s
	输出带宽		180	180	180	kHz
e _n	输出电压噪声密度	f = 1kHz	120	120	120	nV/√Hz
		f = 10kHz	100	100	100	nV/√Hz
	输出电压噪声	0.1Hz 至 10Hz	15	15	15	μV _{P-P}

电特性 凡标注●表示该指标适合整个工作温度范围，否则仅指 T_A = 25℃。(见图 1) (注 4, 8)

符号	参数	条件	最小值	典型值	最大值	单位
V _{CC} = 2.5V 至 5.5V						
t ₁	SDI 有效至 SCK 建立		●	4		ns
t ₂	SDI 有效至 SCK 保持		●	4		ns
t ₃	SCK 高电平时间		●	9		ns
t ₄	SCK 低电平时间		●	9		ns
t ₅	CS / LD 脉冲宽度		●	10		ns
t ₆	LSB SCK 高电平至 CS / LD 高电平		●	7		ns
t ₇	CS / LD 低电平至 SCK 高电平		●	7		ns
t ₈	基于 SCK 下降沿的 SDO 传播延迟	C _{LOAD} = 10pF V _{CC} = 4.5V 至 5.5V V _{CC} = 2.5V 至 5.5V	●		20	ns
			●		45	ns
t ₉	CLR 脉冲宽度		●	20		ns
t ₁₀	CS / LD 高电平至 SCK 正脉冲沿		●	7		ns
t ₁₂	LDAC 脉冲宽度		●	15		ns
t ₁₃	CS / LD 高电平至 LDAC 高电平或低电平变换		●	200		ns
	SCK 频率	50% 占空比	●		50	MHz

注 1：绝对最大额定值是指超出该值则器件的寿命可能会受损。

注 2：线性和单调性是在代码 k_L 至代码 2^N - 1 的范围内定义的，其中，N 代表分辨率，k_L 由 k_L = 0.016 (2^N/V_{REF}) 求出，并被化整至最接近的整数代码。当 V_{REF} = 4.096V 且 N = 16 时，k_L = 256，线性的定义范围在代码 256 至代码 65,535 之间。

注 3：0V 或 V_{CC} 条件下的数字输入。

注 4：由设计来保证，未经生产测试。

注 5：由代码 K_L = 0.016 (2^N/V_{REF}) 条件下的测量结果而导出 (在全标度条件下)。

注 6：V_{CC} = 5V、V_{REF} = 4.096V。DAC 从 1/4 标度阶跃至 3/4 标度并从 3/4 标度阶跃至 1/4 标度。负载是与 200pF 接地电容器并联的 2k 电阻器。

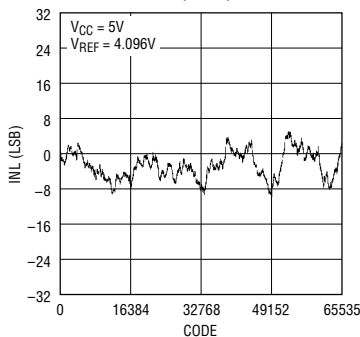
注 7：V_{CC} = 5V、V_{REF} = 4.096V。DAC 在半标度至半标度 - 1 的范围内发生幅度为 ±1LSB 的阶跃变化。负载是与 200pF 接地电容器并联的 2k 电阻器。

注 8：这些规格适用于 LTC2601/LTC2601-1、LTC2611/LTC2611-1、LTC2621/LTC2621-1。

典型性能特征

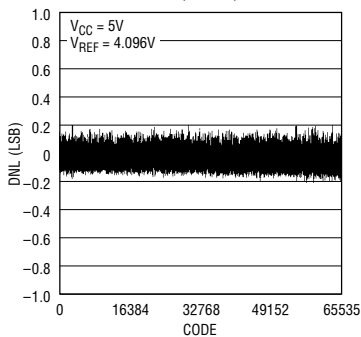
LTC2601

积分非线性 (INL)



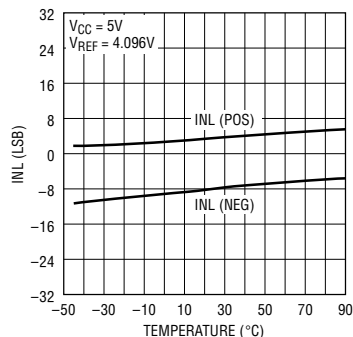
2601 G01

差分非线性 (DNL)



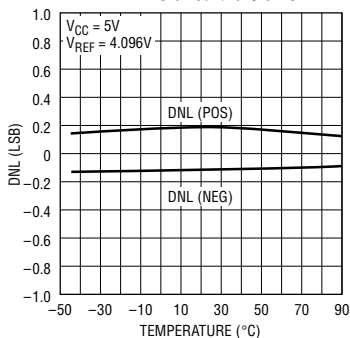
2600 G02

INL 与温度的关系曲线

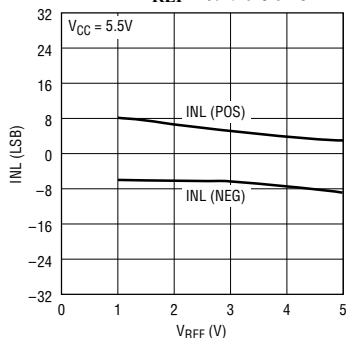


2601 G03

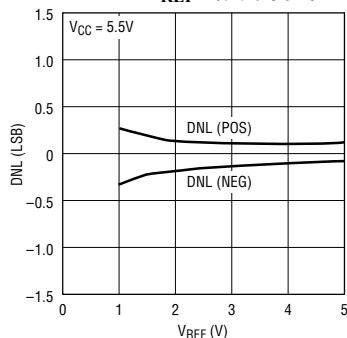
DNL 与温度的关系曲线



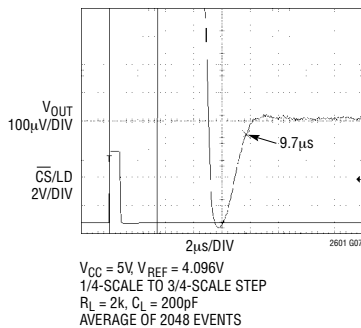
2601 G04

INL 与 V_{REF} 的关系曲线

2601 G05

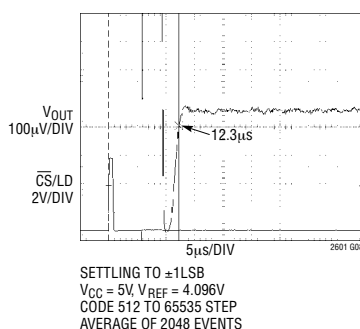
DNL 与 V_{REF} 的关系曲线

2601 G06

稳定至 $\pm 1LSB$ 

2601 G07

全标度阶跃的稳定

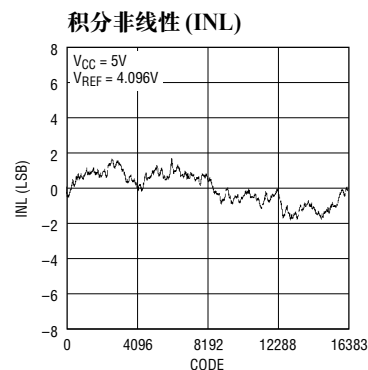


2601 G08

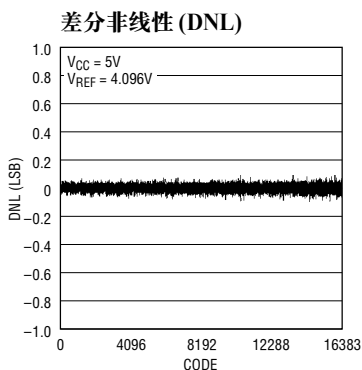
LTC2601/LTC2611/LTC2621

典型性能特征

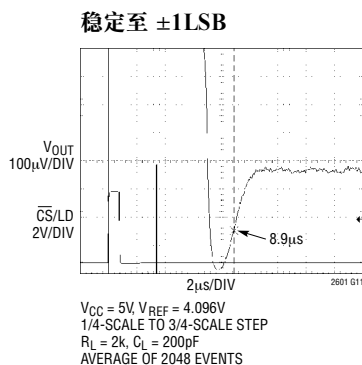
LTC2611



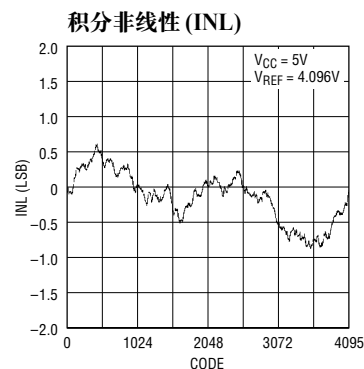
2601 G09



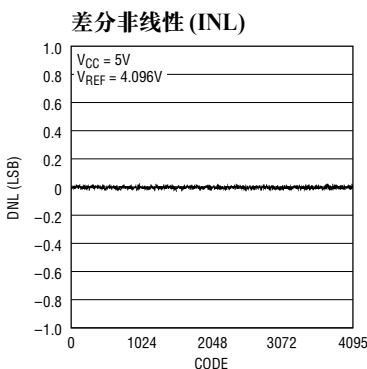
2601 G10



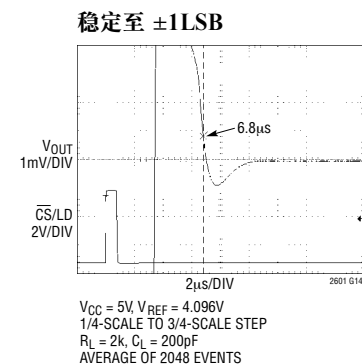
LTC2621



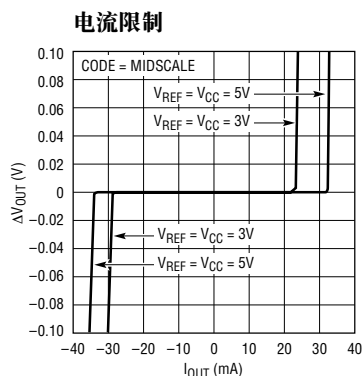
2601 G12



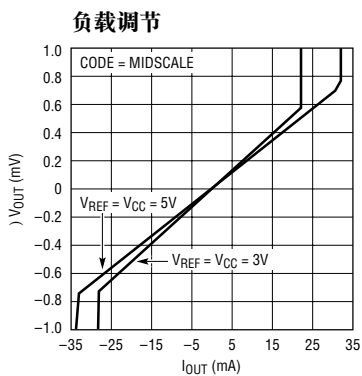
2601 G13



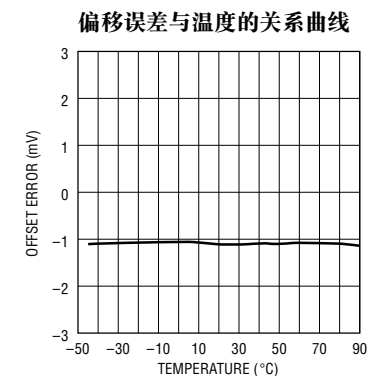
LTC2601/LTC2611/LTC2621



2601 G17



2601 G18



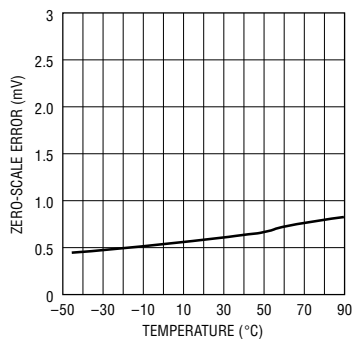
2601 G19

26011a

典型性能特征

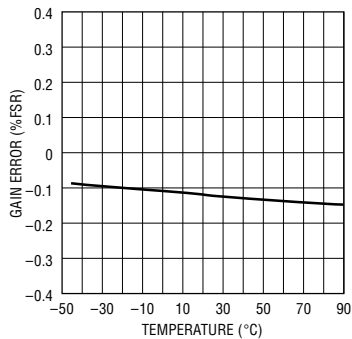
LTC2601/LTC2611/LTC2621

零标度误差与温度的关系曲线

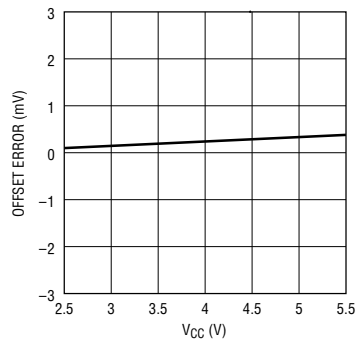


2601 G20

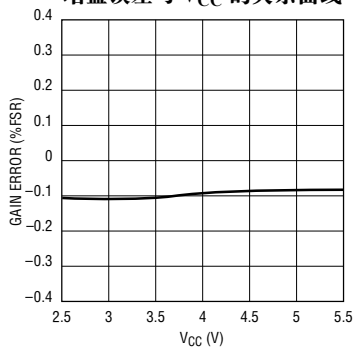
增益误差与温度的关系曲线



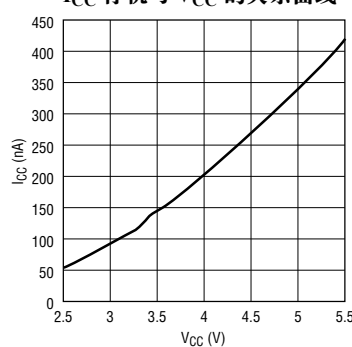
2601 G21

偏移误差与 V_{CC} 的关系曲线

2601 G22

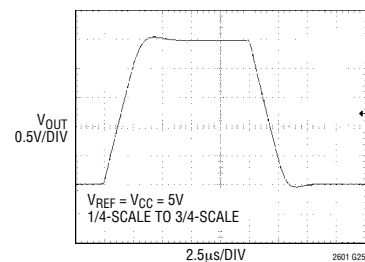
增益误差与 V_{CC} 的关系曲线

2601 G23

 I_{CC} 停机与 V_{CC} 的关系曲线

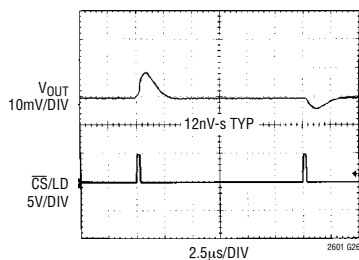
2601 G24

大信号响应



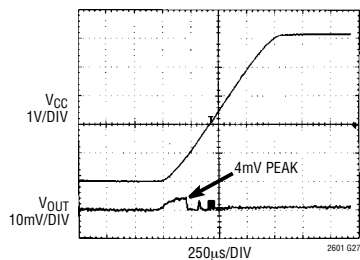
2601 G25

中间标度干扰脉冲



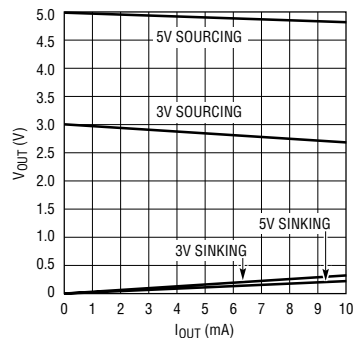
2601 G26

上电复位干扰至零标度



2601 G27

电源轨上的储备空间与输出电流的关系曲线



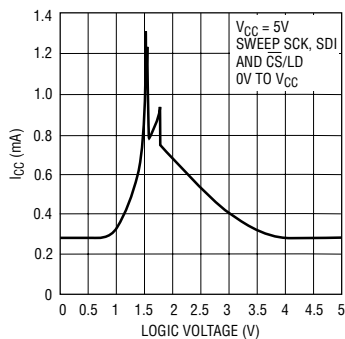
2601 G28

LTC2601/LTC2611/LTC2621

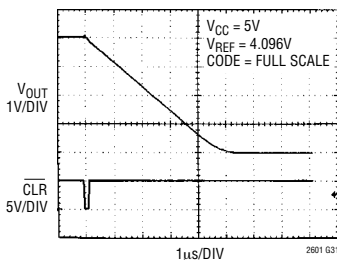
典型性能特征

LTC2601/LTC2611/LTC2621

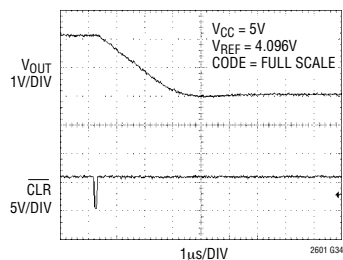
电源电流与逻辑电压的关系曲线



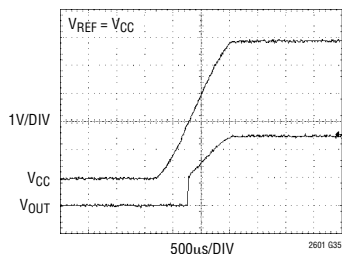
硬件 CLR 至零标度



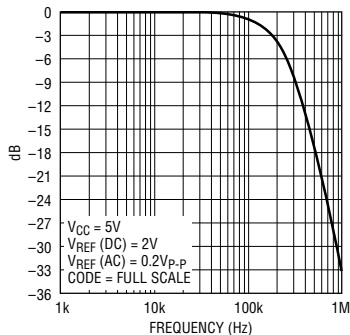
硬件 CLR 至中间标度



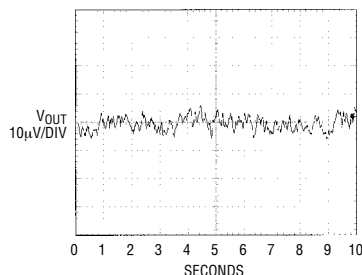
上电复位至中间标度



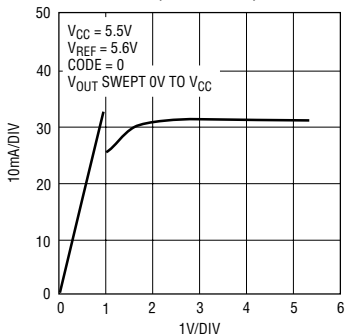
输出带宽



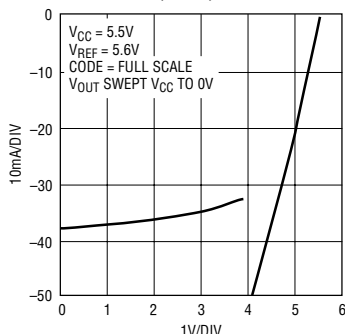
输出电压噪声, 0.1Hz 至 10Hz



短路输出电流与 V_{OUT} 的关系曲线 (吸收电流)



短路输出电流与 V_{OUT} 的关系曲线 (供电)



引脚功能

SDO (引脚 1) : 串行接口数字输出。移位寄存器的串行输出出现于 SDO 引脚。通过 SDI 引脚转移至器件的数据先被延迟 32 个 SCK 脉冲上升沿，然后在下一个下降沿被输出。该引脚用于菊链操作。

SDI (引脚 2) : 串行接口数据输入。数据被加至 SDI，以便在 SCK (引脚 3) 的上升沿转移至器件。LTC2601 可接受 24 位或 32 位的输入字长。

SCK (引脚 3) : 串行接口时钟输入。与 CMOS 和 TTL 兼容。

CLR (引脚 4) : 异步清零输入。对于 LTC2601/LTC2611/LTC2621，当该电平触发的输入引脚为逻辑低电平时，所有的寄存器将被清零，并使 DAC 电压输出降至 0V。而对于 LTC2601-1/LTC2611-1/LTC2621-1，当该输入引脚为逻辑低电平时，所有的寄存器将被置于中间标度代码，并导致 DAC 电压输出变至中间标度。与 CMOS 和 TTL 兼容。

$\overline{\text{CS}}/\text{LD}$ (引脚 5) : 串行接口片选/负载输入。当 $\overline{\text{CS}}/\text{LD}$ 为低电平时，SCK 被使能，以便把 SDI 上的数据转移到寄存器中。当 $\overline{\text{CS}}/\text{LD}$ 升至高电平时，SCK 被停用，并执行规定的命令 (见表 1)。

REF (引脚 6) : 基准电压输入。 $0\text{V} \leq V_{\text{REF}} \leq V_{\text{CC}}$ 。

V_{OUT} (引脚 7) : DAC 模拟电压输出。输出范围为 0V 至 V_{REF} 。

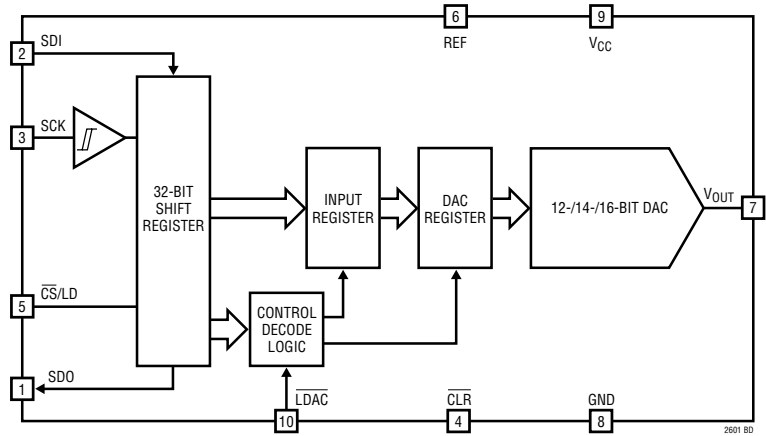
GND (引脚 8) : 模拟地。

V_{CC} (引脚 9) : 电源电压输入。 $2.5\text{V} \leq V_{\text{CC}} \leq 5.5\text{V}$ 。

$\overline{\text{LDAC}}$ (引脚 10) : 异步 DAC 更新引脚。如果 $\overline{\text{CS}}/\text{LD}$ 引脚为高电平，则 $\overline{\text{LDAC}}$ 引脚上的一个下降沿将立即采用输入寄存器的内容来更新 DAC 寄存器 (与软件更新相似)。如果 $\overline{\text{CS}}/\text{LD}$ 引脚在 $\overline{\text{LDAC}}$ 引脚电平走低时为低电平，则 DAC 寄存器将在 $\overline{\text{CS}}/\text{LD}$ 引脚恢复高电平之后更新。当 $\overline{\text{LDAC}}$ 引脚为低电平时，将执行 DAC 上电操作。如果 $\overline{\text{LDAC}}$ 引脚为低电平，则将拒绝执行软件断电命令。

裸露衬垫 (引脚 11) : 地。必须焊接至 PCB 的地。

方框图



时序图

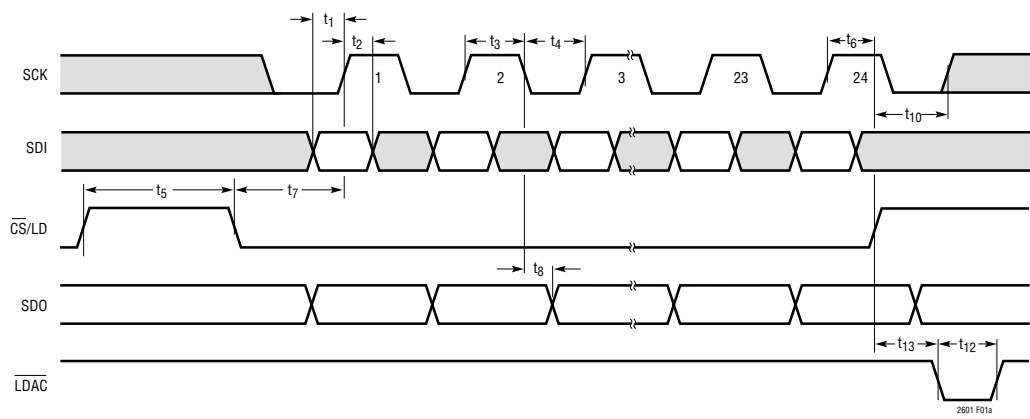


图 1a

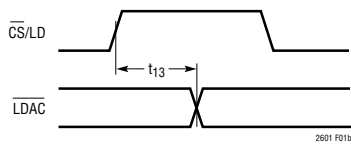


图 1b

工作原理

上电复位

当首次上电时，LTC2601/LTC2611/LTC2621 将输出电压置于零标度，从而使得系统的初始化具有一致性和可重复性。LTC2601/LTC2611/LTC2621 将在首次加电时把电压输出置于中间标度。

对于某些应用，在 DAC 上电期间，下行电路处于工作状态，有可能容易受到 DAC 的非零输出的影响。LTC2601/LTC2611/LTC2621 包含用于减轻上电干扰的电路；而且，通过降低电源电压的上升速率使干扰脉冲的幅度任意小。例如，如果电源电压在 1ms 的时间里上升至 5V，则在上电期间，模拟输出电压在地电位以上的上升幅度将小于 10mV (典型值)。请参阅“典型性能特征”部分中的“上电复位干扰”曲线。

电源排序

REF (引脚 6) 的电压应保持在 $-0.3V \leq V_{REF} \leq V_{CC} + 0.3V$ 的范围内 (见“绝对最大额定值”部分)。当 V_{CC} (引脚 16) 的电压处于转换状态时，在电源接通和关断时序中应特别注意遵守这些限值。

转换函数

数字-模拟转换函数为：

$$V_{OUT(IDEAL)} = \left(\frac{k}{2^N} \right) V_{REF}$$

式中的 k 为二进制 DAC 输入代码的十进制等效值，N 为分辨率， V_{REF} 是 REF (引脚 6) 上的电压。

串行接口

$\overline{CS}/LD$ 是电平触发的。当该输入为低电平时，它起一个片选信号的作用，给 SDI 和 SCK 缓冲器加电，并使能输入移位寄存器。数据 (SDI 输入) 在随后的 24 个 SCK 脉冲上升沿被转移。首先装入的是 4 位命令 (C3 至 C0)；然后是 4 个无关位；最后是 16

位数据字。数据字由 16、14 或 12 位输入代码组成，按 MSB 至 LSB 的顺序排列，之后是 0、2 或 4 个无关位 (分别对应于 LTC2601、LTC2611 和 LTC2621)。数据只有在 $\overline{CS}/LD$ 信号为低电平时才能被转移至器件。 $\overline{CS}/LD$ 的上升沿结束数据转移，并使器件执行 24 位输入字中规定的命令。图 2a 示出了完整的序列。

命令 (C3 至 C0) 分配列于表 1。表中，首 4 个命令由写操作和更新操作所组成。一个写操作将一个 16 位数据字从 32 位移位寄存器装入 DAC 的输入寄存器。在一个更新操作中，将数据字从输入寄存器复制到 DAC 寄存器，并在 DAC 的输出端上被转换成模拟电压。如果 DAC 一直处于断电模式，则更新操作将对其加电。数据通路和寄存器示于“方框图”中。

虽然最小输入字为 24 位，但也可选择将其扩展至 32 位。为了使用 32 位字宽，首先将 8 个无关位转移至器件，随后是 24 位输入字，正如刚刚说明的那样。图 2b 示出了 32 位序列。32 位字宽是菊链操作所需要的，同时也可用来适应最小字宽为 16 位 (2 字节) 的微处理器。

菊链操作

移位寄存器的串行输出出现于 SDO 引脚。从 SDI 输入转移至器件的数据先被延迟 32 个 SCK 脉冲上升沿，然后在下一个 SCK 脉冲下降沿被输出。

SDO 输出可用一个三线式串行接口 (即 SCK、SDI 和 $\overline{CS}/LD$) 来简化多个串行器件的控制。这样的“菊链”序列是通过把每个上游器件的 SDO

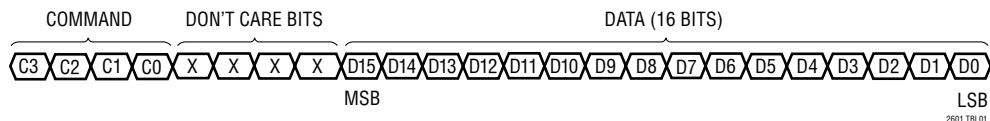
表 1

命令*				
C3	C2	C1	C0	
0	0	0	0	写至输入寄存器
0	0	0	1	更新 (上电) DAC 寄存器
0	0	1	1	写至并更新 (上电) 寄存器
0	1	0	0	断电
1	1	1	1	无操作

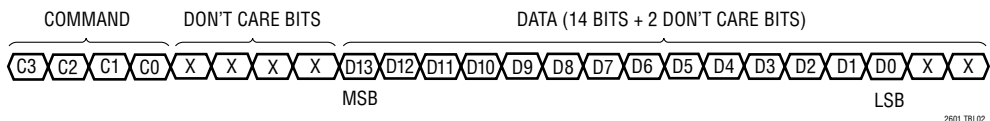
* 未示出的命令代码是保留的，不得使用。

工作原理

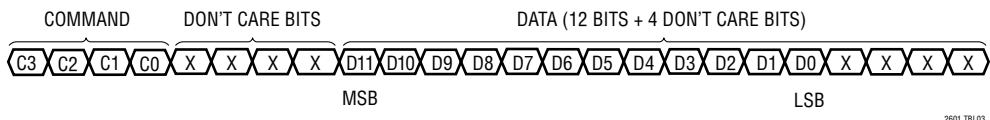
输入字 (LTC2601)



输入字 (LTC2611)



输入字 (LTC2621)



与该信号链中下一个器件的 SDI 相连接来构成的。于是，器件的移位寄存器就被串联起来，从而有效地形成了一个贯穿整个链路的单输入移位寄存器。因此，只需简单地把器件的输入字加以级联，即可对它们进行单独寻址和控制；第一个指令对链路中的最后一个器件进行寻址，并依此类推。在此序列中，SCK 和 $\overline{CS}/LD$ 信号为全部器件所共用。

在使用过程中，首先将 $\overline{CS}/LD$ 设定为低电平。然后，以第一个器件的 SDI 为数据输入，将级联输入数据转移至链路。当数据转移完成时， $\overline{CS}/LD$ 取高电平，这将同时执行每个器件的规定命令。可对链路中的某个器件进行单独控制，方法是对其他器件采用“无操作”命令 (1111)。

断电模式

对于功率受限型应用，只要不需要 DAC 输出，就可以采用断电模式来减小电源电流。当处于断电模式时，缓冲放大器、偏置电路和基准输入被停用，此时吸收电流基本为零。DAC 输出被置于一个高阻抗状态，而且，输出引脚通过 90k 电阻器被无源拉至地电位。在断电期间，输入寄存器和 DAC 寄存器的内容不受干扰。

可通过采用 0100_b 命令来把 DAC 置于断电模式。16 位数据字被忽略。当 DAC 被断电时，电源电

流和基准电流被减小至几乎为零；REF 上的有效电阻相应增加并变成一个高阻抗输入（通常大于 1G Ω ）。

可通过执行任何一个 DAC 更新的命令（如表 1 所示）或一个异步更新 ($\overline{LDAC}$ ，如下一节所述) 来恢复正常操作。DAC 将随其电压输出被更新而被加电。当一个处于断电状态的 DAC 被加电和更新时，正常稳定被延迟。除了 DAC 放大器和基准输入之外，主偏置发生电路单元也已经被自动关闭，于是，上电延迟时间为 12 μ s（当 $V_{CC} = 5V$ 时）或 30 μ s（当 $V_{CC} = 3V$ 时）。

采用 $\overline{LDAC}$ 的异步 DAC 更新

除了表 1 所示的更新命令以外， $\overline{LDAC}$ 引脚还可以利用输入寄存器的内容来对 DAC 寄存器进行异步更新。

如果 $\overline{CS}/LD$ 引脚为高电平，则 $\overline{LDAC}$ 引脚上的一个低电平将导致 DAC 寄存器被输入寄存器的内容所更新。

如果 $\overline{CS}/LD$ 引脚为低电平，则 $\overline{LDAC}$ 引脚上的一个位于 $\overline{CS}/LD$ 上升沿之前的走低脉冲将给 DAC 加电，但不会导致输出被更新。如果 $\overline{LDAC}$ 引脚在 $\overline{CS}/LD$ 的上升沿之后仍然处于低电平，则 $\overline{LDAC}$ 被

工作原理

识别，刚刚被转移的 24 位字中的规定命令将被执行，而且 DAC 输出将被更新。

当 $\overline{\text{LDAC}}$ 取低电平时，DAC 被加电，这与 $\overline{\text{CS}}$ / LD 的状态无关。

如果 $\overline{\text{LDAC}}$ 在 $\overline{\text{CS}}$ / LD 走高时处于低电平，则它将禁止执行任何规定于输入字之中的软件断电命令。

电压输出

在 5V 电压条件下进行高达 15mA (在 3V 电压条件下的电流为 7.5mA) 的电流供电或电流吸收时，这些器件中具有可靠的轨至轨放大器的负载调节性能。

负载调节是衡量放大器在一个宽范围的负载条件下保持额定电压准确度能力的尺度。测得的对应每毫安强制负载电流变化的输出电压变化以 LSB/mA 为单位来表示。

DC 输出阻抗等效于负载调节，并可简单地通过把变化量的单位由 LSB/mA 换算为 Ω 来推导。当驱动一个远离电源轨的负载时，放大器的 DC 输出阻抗为 0.05 Ω 。

当从任一电源轨吸收负载电流时，相对于该电源轨的输出电压储备空间将受到输出器件的 25 Ω 典型通道电阻的限制；例如，当吸收 1mA 电流时，最小输出电压 = 25 Ω • 1mA = 25mV。请参见“典型性能特征”部分中的“电源轨上的储备空间与输出电流的关系曲线”图。

放大器可在驱动高达 1000pF 的容性负载的条件下保持其稳定性。

电路板布局

在内部将“信号地”与“电源地”分开，并减小内部共用电阻，就能够部分实现这些器件所具有的卓越的负载调节性能。

GND 引脚具有两项功能，它既是基准和输出电压的参考节点，同时也是器件中电源电流的返回路径。因此，应精心设计接地方案和电路板布局，以确保额定性能。

电路的数字部分和模拟部分在 PC 板上应该是分开的。这样做能够使数字信号远离敏感的模拟信号，且便于使用分离的数字和模拟接地平面，此时它们彼此间的容性和阻性干扰最小。

数字和模拟接地平面应只在一点相连，从而形成一个尽可能接近器件接地引脚的系统星形地。理想的做法是将模拟接地平面布设于电路板的元件面上，并应允许它在器件的下方运行，以实现噪声屏蔽。模拟接地平面应是连续且不间断的 (必要的引脚焊盘和通孔除外)，并将信号走线置于另一层上。

器件的 GND 引脚应与模拟地相连。从 GND 引脚至系统星形地的电阻应尽可能小。这里的电阻将直接加至器件的有效 DC 输出阻抗 (典型值为 0.05 Ω)。请注意，LTC2601/LTC2611/LTC2621 对这些影响的敏感程度并不比同类型的其他器件高；相反，它们能够通过精心的电路板布局来实现器件性能的改善，而不是采用过大的内部电阻来使可达到的器件性能受到限制。

轨至轨输出的考虑

在任何的轨至轨电压输出器件中，输出都被限制在电源电压范围内的电压值上。

如图 3b 所示，由于器件的模拟输出不可能降至地电位以下，因此，它们有可能为最低位代码所限制。同样地，当 REF 引脚被连接至 V_{CC} 时，会在全标度附近发生输出受限。如图 3c 所示，如果 $V_{REF} = V_{CC}$ 且 DAC 全标度误差 (FSE) 为正值，则相对于最高位代码的输出被限制在 V_{CC} 。如果 V_{REF} 低于 $V_{CC} - \text{FSE}$ ，则不会发生全标度输出受限。

偏移和线性是在 DAC 转换函数的区域内进行定义和测试的，这样不会发生输出受限的情况。

工作原理

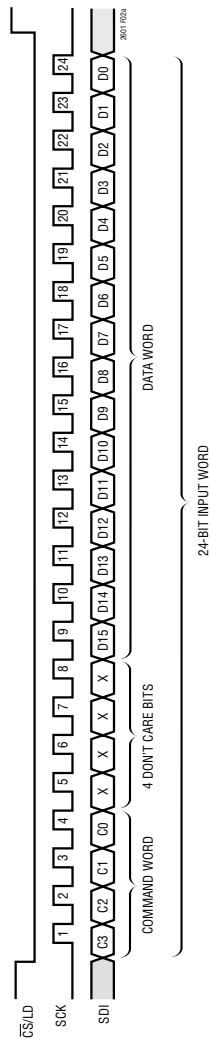


图 2a : LTC2601 24 位装入序列 (最小输入字)。
LTC2611 SDI 数据字 : 14 位输入代码 + 2 个无关位 ;
LTC2621 SDI 数据字 : 12 位输入代码 + 4 个无关位

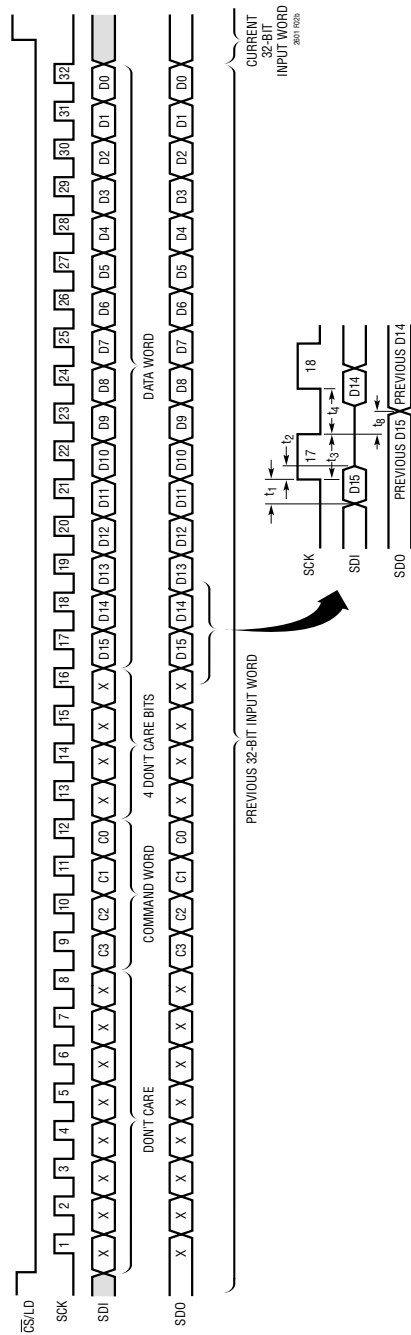


图 2b : LTC2601 32 位装入序列 (为菊花链操作所需)。
LTC2611 SDI/SDO 数据字 : 14 位输入代码 + 2 个无关位 ;
LTC2621 SDI/SDO 数据字 : 12 位输入代码 + 4 个无关位

工作原理

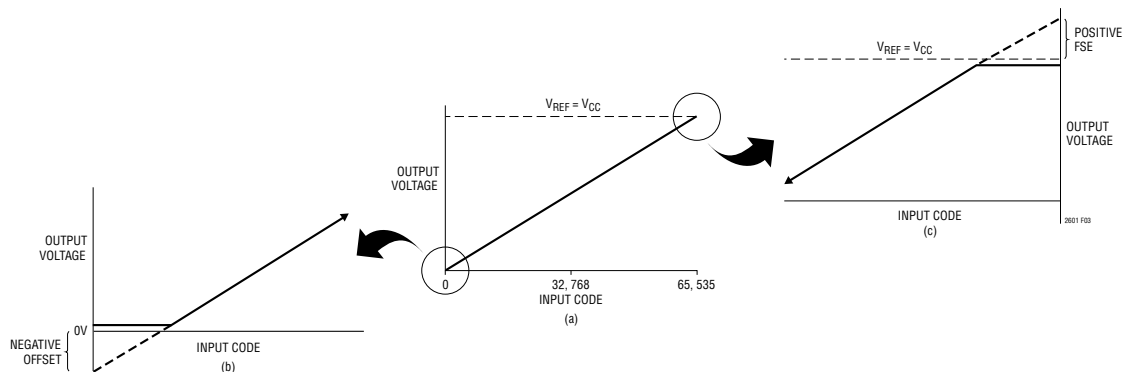


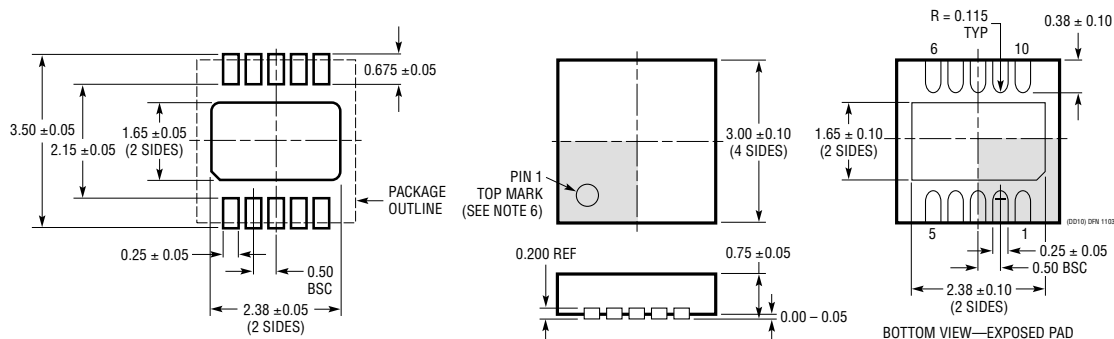
图 3：轨至轨操作对一个 DAC 转换函数曲线的影响。(a) 总转换函数 (b) 负偏移的影响 (对于靠近零标度的代码) (c) 正全标度误差的影响 (对于靠近全标度的代码)

封装描述

DD 描述

10 引脚塑料 DFN (3mm × 3mm)

(参考 LTC DWG 05-08-1699)



RECOMMENDED SOLDER PAD PITCH AND DIMENSIONS

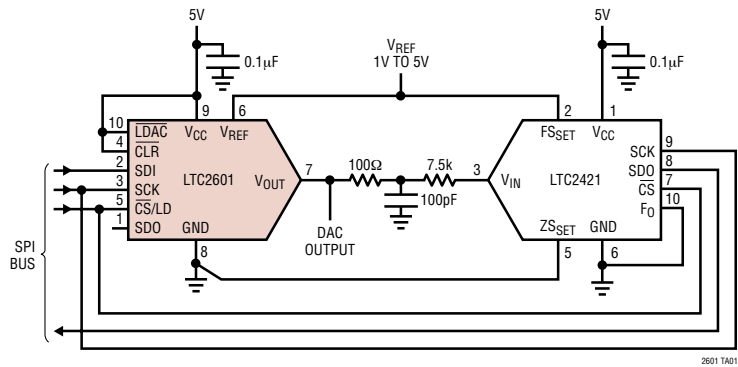
NOTE:

1. DRAWING TO BE MADE A JEDEC PACKAGE OUTLINE MO-229 VARIATION OF (WEED-2). CHECK THE LTC WEBSITE DATA SHEET FOR CURRENT STATUS OF VARIATION ASSIGNMENT
2. DRAWING NOT TO SCALE
3. ALL DIMENSIONS ARE IN MILLIMETERS
4. DIMENSIONS OF EXPOSED PAD ON BOTTOM OF PACKAGE DO NOT INCLUDE MOLD FLASH. MOLD FLASH, IF PRESENT, SHALL NOT EXCEED 0.15mm ON ANY SIDE
5. EXPOSED PAD SHALL BE SOLDER PLATED
6. SHADED AREA IS ONLY A REFERENCE FOR PIN 1 LOCATION ON THE TOP AND BOTTOM OF PACKAGE

LTC2601/LTC2611/LTC2621

典型应用

演示电路 DC777 示意图。板载 20 位 ADC 用于测量关键的性能参数



相关器件

器件型号	描述	备注
LTC1458/LTC1458L	具附加功能的四通道 12 位轨至轨输出 DAC	LTC1458: $V_{CC} = 4.5V$ 至 $5.5V$, $V_{OUT} = 0V$ 至 $4.096V$ LTC1458L: $V_{CC} = 2.7V$ 至 $5.5V$, $V_{OUT} = 0V$ 至 $2.5V$
LTC1654	双通道 14 位轨至轨 V_{OUT} DAC	可编程速度/功率, $3.5\mu s/750\mu A$, $8\mu s/450\mu A$
LTC1655/LTC1655L	SO-8 封装并具串行接口的单通道 16 位 V_{OUT} DAC	$V_{CC} = 5V$ (3V), 低功耗, 去干扰处理
LTC1657/LTC1657L	并行 5V/3V 16 位 V_{OUT} DAC	低功耗, 去干扰, 轨至轨 V_{OUT}
LTC1660/LTC1665	16 引脚窄体 SSOP 封装的 8 通道 10/8 位 V_{OUT} DAC	$V_{CC} = 2.7V$ 至 $5.5V$, 微功率, 轨至轨输出
LTC1661	8 引脚 MSOP 封装的双通道 10 位 V_{OUT} DAC	微功率轨至轨输出, 三线式接口
LTC1662	8 引脚 MSOP 封装的双通道 10 位 V_{OUT} DAC	超低功率, 轨至轨输出
LTC1663	SOT-23 封装的单通道 10 位 V_{OUT} DAC	SMBus 接口, 与 LTC1669 引脚对引脚兼容
LTC1664	16 引脚 SSOP 封装的四通道 10 位 V_{OUT} DAC	微功率轨至轨输出, 三线式接口
LTC1669	5 引脚 SOT-23 封装的单通道 10 位 V_{OUT} DAC	与 LTC1663 引脚对引脚兼容
LTC1821	并行 16 位电压输出 DAC	对于 10V 阶跃, 可在 $2\mu s$ 的时间里实现精准的 16 位稳定
LTC2600/LTC2610/ LTC2620	16 引脚 SSOP 封装的八通道 16/14/12 位 V_{OUT} DAC	每个 DAC 的消耗电流为 $250\mu A$, $2.5V$ 至 $5.5V$ 电源电压范围, 轨至轨输出
LTC2602/LTC2612/ LTC2622	8 引脚 MSOP 封装的双通道 16/14/12 位 V_{OUT} DAC	每个 DAC 的消耗电流为 $300\mu A$, $2.5V$ 至 $5.5V$ 电源电压范围, 轨至轨输出
LTC2604/LTC2614/ LTC2624	16 引脚 MSOP 封装的四通道 16/14/12 位 V_{OUT} DAC	每个 DAC 的消耗电流为 $250\mu A$, $2.5V$ 至 $5.5V$ 电源电压范围, 轨至轨输出, SPI 串行接口
LTC2605/LTC2615/ LTC2625	具 I ² C 接口的八通道 16/14/12 位 V_{OUT} DAC	每个 DAC 的消耗电流为 $250\mu A$, $2.7V$ 至 $5.5V$ 电源电压范围, 轨至轨输出, I ² C 接口
LTC2606/LTC2616/ LTC2626	具 I ² C 接口的 16/14/12 位 V_{OUT} DAC	每个 DAC 的消耗电流为 $270\mu A$, $2.7V$ 至 $5.5V$ 电源电压范围, 轨至轨输出, I ² C 接口
LTC2607/LTC2617/ LTC2627	具 I ² C 接口, 采用 12 引脚 DFN 封装的四通道 16/14/12 位 V_{OUT} DAC	每个 DAC 的消耗电流为 $260\mu A$, $2.7V$ 至 $5.5V$ 电源电压范围, 轨至轨输出, I ² C 接口
LTC2609/LTC2619/ LTC2629	具 I ² C 接口的四通道 16/14/12 位 V_{OUT} DAC	每个 DAC 的消耗电流为 $250\mu A$, $2.7V$ 至 $5.5V$ 电源电压范围, 轨至轨输出, 具有用于每个 DAC 的单独 V_{REF} 引脚